

■9 群-4 編-3 章

3-2 半導体材料 (Ⅲ-N)

(執筆: 松本 功) [2011年12月 受領]

デバイス構造の成長は、有機金属気相成長方法 (MOVPE) と分子線エピタキシャル成長方法 (MBE) が用いられている。生産性では MOVPE が勝るが、界面の急峻性では MBE が勝る。GaN 基板は現在のところ非常に高価なので、現在のところは半導体レーザならびに一部の発光ダイオード (LED) にのみ使われている。LED 用には C 面サファイアが基板に用いられており、成長技術は確立していると言える。一方、電子デバイス用としてはサファイアの熱伝導度が小さいという問題から熱伝導性の良い基板として SiC を用いる。また、良質な大口径基板を入手可能であって熱伝導性の良い Si 基板も用いられる。SiC も Si も共に GaN に比べて熱膨張係数が小さいので、成長温度から室温まで温度を下げる工程で基板は大きく下に凸に反る¹⁾。このため、エピタキシャル膜には大きな引張り応力がかかり割れが発生する。したがって、SiC や Si を基板材料として用いるためには、GaN と基板との間に適切なバッファ層を挿入して GaN に圧縮応力を発生させる必要がある。AlN は GaN に比べて高温で熱膨張係数がやや大きいので、AlN 上に成長させた GaN には圧縮応力が発生する。そこで、AlN をバッファ層として用いることができる。

表 2・1 に SiC, Si, GaN, AlN それぞれの格子定数, 熱膨張係数, 成長温度と室温の温度差を 1000 K と仮定したときの歪みの大きさ (表 2・1 (a)), ならびにそれぞれの組合せの場合の応力 (表 2・1 (b)) をまとめている^{2),3)}。

表 2・1

(a) Si, SiC, GaN, AlN の格子定数, 熱膨張係数 (温度の関数である)^{2),3)}, 及び 1000 K の温度差に対応するおよその線膨張

Substrate	Silicon (111)	4H SiC (0001)	GaN (0001)	AlN (0001)
Lattice Constant (Å) a	5.43	3.076	3.189	3.11
c	-	10.053	5.185	4.98
Thermal Expansion Coefficient ($\times 10^{-6}/K$) α	2.59	4~5	5.5~6.0	6.4~6.7
Thermal Expansion 1300 K~300 K	2.59×10^{-3}	$(4\sim 5) \times 10^{-3}$	$(5.5\sim 6.0) \times 10^{-3}$	$(6.4\sim 6.7) \times 10^{-3}$

(b) 各組合せに対する 1000 K の温度差に対応する歪みの大きさ方向

Material Combination	Thermal Strain for 1000 K	Strain Characteristic on the Top Film
GaN/SiC	$(1.59\sim 0.59) \times 10^{-3}$	Tensile
GaN/Si	$\sim 3 \times 10^{-3}$	Tensile
GaN/AlN	$\sim 8.0 \times 10^{-4}$	Compressive

表 2・1 から分かるように、SiC 基板の場合には AlN と SiC の格子定数差は 1.1 % と比較的小さい。また、GaN と SiC との熱膨張係数の違いは GaN/AlN のヘテロ構造でほぼ吸収できる。

したがって、SiC基板には適当な厚みのAINをバッファ層として用いればよいことが分かる⁴⁾。SiCに比べてSi基板ではGaNとの格子定数と熱膨張係数の違いが大きい。したがって、Si基板上成長では複雑なバッファ層構造を必要とする。更に、下から積み上げるすべての構造をコヒーレントに成長させると応力は全部の足し引きになってしまうので、バッファ層の機能は働きにくい。そこで、適当な部分に転位の集積した層を挿入して基板とエピタキシャル膜の間の応力伝播を止める必要がある。以下にSi基板を用いた場合の問題点とバッファ層の例を示す。ミスフィット転位の低減については文献1), 6), 7), 8)を参考にされたい。

SiとGaは低融点の合金を形成するので、Si基板上のSiと接する第一層はGaを含まない層であることが必要である⁵⁾。第一層には一般にはAINが用いられるがSiCを使うことも可能である⁶⁾。バッファ層の例としては、相対的にGaNよりも格子定数の小さなAINからスタートして徐々にAl組成を減らしていけば成長中に圧縮応力を蓄積させることができる⁷⁾。一方で、この方法によるバッファ層の厚さは臨界膜厚を越えて成長させることがむずかしい。そこで、低温成長させて部分的に格子緩和したAINと厚いGaNを交互に堆積させる構造が開発されている¹⁾。また、GaN/AIN (20 nm/5 nm)の短周期構造(SLS)を用いることもできる⁸⁾。SLSは成長条件によって、AINを格子緩和させた条件からほぼコヒーレントに成長したものまでいろいろ作り分けることができる。最終的に室温まで温度を下げたところでは、GaNとその下のバッファ層との熱膨張差によるパイメタル効果により、室温でGaNに圧縮応力を発生させるように設計する。

以上に述べたように、Si基板上へのGaNの成長では、熱応力の緩和と格子定数差によるミスフィット転位を低減するためのバッファ層の工夫が重要である。このバッファ層には、必然的にAINあるいは50%以上の高いAl組成のAlGaInで構成された多層膜が必要になる。MOVPE成長においては、原料のTMA(トリメチルアルミニウム)とNH₃(アンモニア)が気相で激しく反応して粒子を作りやすい性質がある⁹⁾。そこで、高濃度のTMAをリアクタに導入して高速で成長させることは非常にむずかしい。通常はAINの成長速度は0.1~0.3 μm/hr程度である。そのために、Si基板上の成長では大口径で安価な基板を使えるという優位性の一方で、厚いバッファ層構造の成長に長時間を要するという問題がある。

■参考文献

- 1) A. Dadgar, C. Hums, A. Diez, J. Blaesing, and A. Krost : J. Crystal Growth, 297, pp.279-282, 2006.
- 2) C. Roder, S. Einfeldt, S. Figge, and D. Hommel : PHYSICAL REVIEW B, vol.72, 085218, 2005.
- 3) S. FIGGE, H. KRONCKE, D. HOMMEL, and B. M. EPELBAUM : Appl. Phys. Lett., 94, 101915, 2009.
- 4) B. Moran, F. Wu, A.E. Romanov, U.K. Mishra, S.P. Denbaars, and J.S. Speck : J. Crystal Growth, 273, pp.38-47, 2004.
- 5) H. Ishikawa, K. Yamamoto, T. Egawa, T. Soga, T. Jimbo, and M. Umeno : J. Crystal Growth, 189/190, 178, 1998.
- 6) J. Komiya, Y. Abe, S. Suzuki, and H. Nakanishi : J. Crystal Growth, 298, pp.223-227, 2007.
- 7) D. Visalli, M.V. Hove, J. Derluyn, S. Degroote, M. Leys, K. Cheng, M. Germain, and G. Borghs : Japan J. Appl. Phys., 48, 04C101, 2009.
- 8) T. EGAWA, T. MOKU, H. ISHIKAWA, K. OUTSUKA and T. JIMBO : Japan J. Appl. Phys., 41, L663-664, 2002.
- 9) K. MATSUMOTO and A. TACHIBANA : J. Crystal Growth, 272, pp.360-370, 2004.

■9 群-4 編-3 章

3-3 SiGe

(執筆: 佐道泰造) [2011年12月受領]

SiGe はIV族元素の Si 及び Ge より構成される混晶半導体である。結晶構造はダイヤモンド構造をとる。Si-Ge 系の状態図を図 3・1 に示す¹⁾。固相も全組成で単一相となる全率固溶型である。300 K における SiGe の格子定数の Ge 濃度依存性を図 3・2 に示す²⁾。格子定数はベガード則 (Vegard's Law) にほぼ従って変化する。

SiGe の価電子帯及び伝導帯の Ge 濃度依存性を図 3・3 に示す³⁾。また、エネルギーギャップの Ge 濃度依存性を図 3・4 に示す⁴⁾。エネルギーギャップは、Ge 濃度の増加につれて単調に減少するが、Ge 濃度が約 85 % の付近で傾きが急になる。これは、Ge 濃度が約 85 % までは、伝導帯の底が Si と同様に Δ 点にあるが、それ以上では Ge と同じ L 点に存在することに起因する。

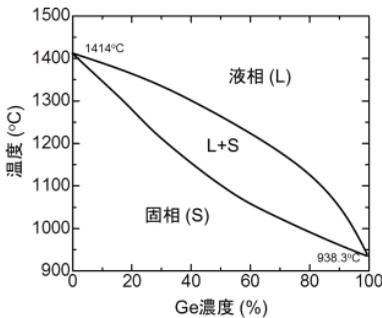


図 3・1 Si-Ge 系の状態図¹⁾

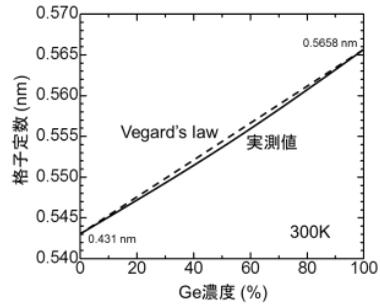


図 3・2 SiGe の格子定数の Ge 濃度依存性²⁾

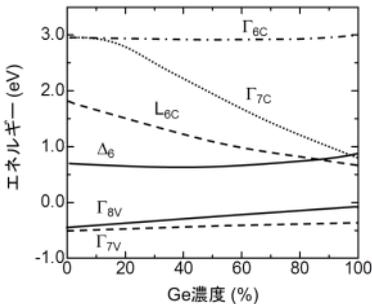


図 3・3 SiGe の価電子帯及び伝導帯の Ge 濃度依存性³⁾

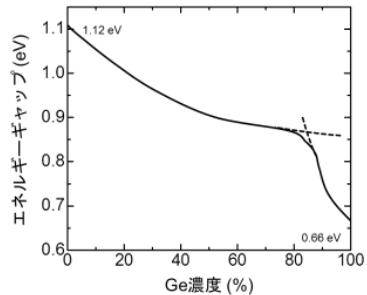


図 3・4 SiGe のエネルギーギャップの Ge 濃度依存性⁴⁾

SiGe 中の自由電子及び正孔の移動度を Ge 濃度の関数として図 3・5 に示す⁵⁾。Ge のキャリア移動度は Si より高い値を示すが、SiGe では合金散乱に起因し、Si より低いキャリア移動度を示す Ge 濃度域が存在する。

SiGe の光吸収係数を図 3・6 に示す。Ge 濃度の上昇につれて、吸収端は低エネルギー側へシフトするとともに、吸収係数が増加する⁶⁾。

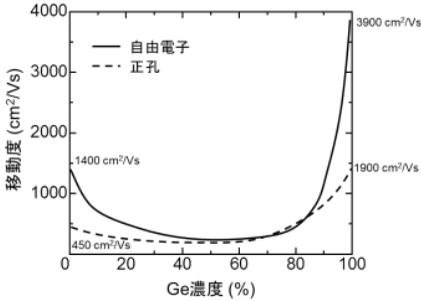


図 3・5 自由電子及び正孔の移動度の Ge 濃度依存性⁵⁾

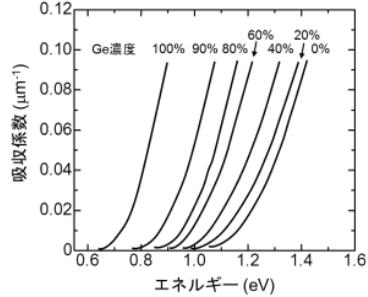


図 3・6 SiGe (Ge 濃度: 0%, 20%, 40%, 60%, 80%, 90%, 100%) の光吸収係数⁶⁾

SiGe は、Si 集積回路や Si デバイスの製造プロセスとの整合性が良好であるので、これらへの応用が進んでいる。ベース領域に傾斜組成分布を有する SiGe を導入して電流増幅率と動作周波数を向上するヘテロバイポーラトランジスタ、SiGe をソース、ドレイン領域に導入して Si チャネル層に格子歪みを導入し、キャリア移動度を向上する歪み Si-MOS 型電界効果トランジスタ、SiGe を光吸収層の一部として用いるタンデム型太陽電池などがその例である。Ge をチャネルとした MOS 型電界効果トランジスタの研究開発も活発である。

最近、歪み導入による SiGe 及び Ge の物性向上が注目されている。SiGe 及び Ge のキャリア移動度は、格子歪みが導入されると向上する^{3),7)}。また、無歪みの Ge では伝導帯の底が L 点に存在し間接遷移型のバンド構造をとるが、二軸性の伸張歪み (≧約 1.4%) の導入によりエネルギー帯構造が変化し、価電子帯の頂では軽い正孔のバンドが上昇するとともに、伝導帯の底は L 点より有効質量の軽い Γ 点に移行してバンド構造が直接遷移型化すると理論予測されている^{3),8)}。歪み導入によるキャリア移動度及び発受光効率の飛躍的向上が期待される。

■参考文献

- 1) H. Stöhr and W. Klemm : “Über Zweistoffsysteme mit Germanium. I. Germanium/Aluminium, Germanium/Zinn und Germanium/Silicium,” Z. Anorg. Allgem. Chem., vol.241, no.4, pp.305-323, Jun. 1939.
- 2) J.P. Dismukes, L. Ekstrom, and R.J. Paff : “Lattice Parameter and Density in Germanium-Silicon Alloys,” J. Phys. Chem., vol.68, no.10, pp.3021-3027, Oct. 1964.
- 3) M.V. Fischetti and S.E. Laux : “Band structure, deformation potentials, and carrier mobility in strained Si, Ge, and SiGe alloys,” J. Appl. Phys., vol.80, no.4, pp.2234-2252, Aug. 1996.
- 4) R. Braunstein, A. Moore, and F. Herman : “Intrinsic Optical Absorption in Germanium-Silicon Alloys,” Phys. Rev., vol.109, no.3, pp.695-710, Feb. 1968.
- 5) G. Busch and O. Vogt : “Elektrische Leitfähigkeit und Halleffekt von Ge-Si-Legierungen,” Helv. Phys. Acta, vol.33, pp.437-458, 1960.
- 6) J. Humlíček : “Properties of Silicon Germanium and SiGe:Carbon,” E. Kasper and K. Lyutovich(ed.), INSPEC, London, p.245, 2000.
- 7) F. Bufler and B. Meinerzhagen : “Hole transport in strained $\text{Si}_{1-x}\text{Ge}_x$ alloys on $\text{Si}_{1-y}\text{Ge}_y$ substrates,” J. Appl. Phys., vol.84, no.10, pp.5597-5602, Nov. 1998.
- 8) Y. Bai, K. Lee, C. Cheng, M. Lee, and E. Fitzgerald : “Growth of highly tensile-strained Ge on relaxed $\text{In}_x\text{Ga}_{1-x}\text{As}$ by metalorganic chemical vapor deposition,” J. Appl. Phys., vol.104, no.8, an.084518, Oct. 2008.

■9群-4編-3章

3-4 SiC

(執筆著者：須田 淳) [2012年3月 受領]

SiCは硅素と炭素の1:1の化合物である。SiCの合成方法として古くから知られている方法として、無水ケイ酸とコークスを2000℃以上の高温で反応させるアチソン法がある。SiC多結晶が得られ、一部には、大きさ数～十数mmのプレート状に発達したSiC単結晶も得られる。これを砕いたSiC粉末は研磨剤や耐熱材料として古くから使用されている。

1950年代になると昇華再結晶法(レイリー法)により比較的高純度なSiC結晶が得られるようになった。当時、半導体の主流であったGeの後継となる半導体材料の探索が行われており、このSiC結晶を用いて、半導体としてのSiCの特性が詳しく調べられた。しかし、大型の結晶が得られず、また、ポストGe材料のライバルであったSi半導体の飛躍的發展のため、SiCの研究は下火となった。

1980年代には青色LED用材料として研究が行われた(ちなみに、SiCは1907年、エレクトロルミネッセンス現象が初めて確認された物質でもある)。SiC青色LEDは、商品化はされたものの、間接遷移型半導体のため発光効率の向上が難しく、1993年に登場したGaN系LEDにその地位を譲った。一方、SiCの大きな絶縁破壊電界や広い禁制帯幅を活かした応用として、超低損失パワーデバイスや高温動作デバイスがある。現在、SiCはパワーデバイスに最も有望な半導体材料として世界中で研究開発が進められている。

SiCは結晶多形(ポリタイプ)現象を示す化合物として知られている。SiCは同じIV族元素間の化合物であるが、SiとCの電気陰性度の差により化学結合に若干のイオン性がある。III-V族やII-VI族化合物半導体では、共有結合性が強い場合は閃亜鉛鉱構造、イオン性の強い場合はウルツ鉱構造が安定構造となる。SiCの場合は、閃亜鉛鉱構造とウルツ鉱構造のエネルギー差が非常に小さいため、両者の中間的な多種多様な結晶構造が存在する。その数は200種類を超えるが、通常の結晶成長条件で良く得られるものとして、立方晶の閃亜鉛鉱構造(3C)、六方晶の4H構造、6H構造、そして三方晶の15R構造などがある。SiCのウルツ鉱構造(2H)は安定ではなく、小さな針状結晶しか得られない。

Si-C結合距離、結合角はどのポリタイプもほぼ同じであり、そのため、機械的性質などはポリタイプ間でほぼ同様である。一方、バンドギャップ、電子移動度などの電子的性質はポリタイプにより大きく異なる。c軸方向に1nmから数nmという長い周期の4H、6H、15R構造はウルツ鉱構造と閃亜鉛鉱構造の短周期超格子とみなすことができる。これらのポリタイプは、基本となる閃亜鉛鉱構造3C-SiCのエネルギー分散関係が超格子の周期性により波数空間で折り返されることに起因する。

表4・1にSiCの主なポリタイプの構造、物性値を示す。パワーデバイスや高温動作デバイス応用を考えると、禁制帯幅が最も大きく、また、電子移動度が大きい4H構造が最も有利である。そのため、最近の電子デバイス応用を目的とした研究は4H-SiCに関するものが中心となっている。

SiCは化合物であり、その近傍で $\text{Si}_x\text{C}_{1-x}$ のような混晶は存在しない。 $\text{Si}_x\text{Ge}_{1-x}$ 系のようなバンドギャップエンジニアリング、ヘテロ構造の活用はSiCでは行うことはできない。ただし、材料をIII族窒化物まで広げれば、 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 混晶は格子不整合が0.9～3.5%と比較的小さく、バ

ンドギャップが SiC より大きいのでヘテロ構造デバイスの可能性はある。

表 4・1 主な SiC ポリタイプの構造、物性値（格子定数、 E_g 、電子移動度、絶縁破壊、熱伝導率、誘電率）

	3C-SiC	4H-SiC	6H-SiC
禁制帯幅	2.23 eV (間接)	3.26 eV (間接)	3.02 eV (間接)
格子定数	$a = 4.36 \text{ \AA}$	$a = 3.09 \text{ \AA}$ $c = 10.08 \text{ \AA}$	$a = 3.09 \text{ \AA}$ $c = 15.12 \text{ \AA}$
電子移動度	1000 cm^2/Vs	1000 cm^2/Vs (c 面内方向) 1200 cm^2/Vs (c 軸方向)	450 cm^2/Vs (c 面内方向) 100 cm^2/Vs (c 軸方向)
正孔移動度	50 cm^2/Vs	120 cm^2/Vs	100 cm^2/Vs
絶縁破壊電界	1.5 MV/cm	2.8 MV/cm	3.0 MV/cm
比誘電率	9.72	9.7 (c 面内方向) 10.2 (c 軸方向)	9.7 (c 面内方向) 10.2 (c 軸方向)
熱伝導率	4.9 W/cmK		
密度	3.21 g/cm^3		

Si あるいは C の格子位置を V 族の N や P、あるいは III 族の Al や B で置き換えると、ドナーあるいはアクセプタとなる。ドーピング方法としては、バルク・エピ結晶成長中のドーピングがほぼ確立している。また、イオン注入及びそれに続く活性化アニールによるドーピングも可能であり、SiC のデバイス設計の自由度を広げている。N ドナーのイオン化エネルギーは 50～100 meV であるが、一方、Al アクセプタのイオン化エネルギーは 250 meV と深く、室温において、アクセプタのイオン化率が低いことが問題である。十分な正孔濃度を得るために、高濃度ドーピングすることでイオン化エネルギーを低減することが行われている。

SiC の固体は融液状態を経ずに昇華するために、Si や GaAs のような融液からの成長を行うことができない。バルク成長法として最も確立された技術は、種結晶を用いた昇華再結晶法（改良レイリー法）という方法である。これは原料となる高純度の SiC 粉末を 2300°C 程度で昇華させ SiC 種結晶上に再結晶化させる方法であり、半導体デバイス品質の SiC バルクを成長する標準的な手法となっている。単に昇華法と呼ばれることもある。昇華法では 4H、6H、15R などの作製が可能である。高品質な 4 インチウエハが複数のメーカーにより製造されており、2012 年には 6 インチウエハの出荷も予定されている。工業的に生産されているのはパワーデバイス用途の 4H-SiC、GaN ヘテロエピタキシャル成長用基板としての 6H-SiC である。ウエハの結晶面としては {0001} 面が一般的であり、SiC のホモエピタキシャル成長用では後述するステップ制御エピタキシを行うために 4～8 度のオフカットがつけられている。

昇華法によるバルクとしては、n 型、p 型、半絶縁性が作製されている。半絶縁性は、残留不純物よりも多く深い準位を形成するバナジウムなどの遷移金属をドープすることで高抵抗化したものと、残留不純物（主に窒素ドナー）を低減して、結晶に存在する真性点欠陥に由来する深い準位により高抵抗化したものがある。両者とも抵抗率は $10^{10} \text{ } \Omega\text{cm}$ 程度である。後者は、真性点欠陥密度以下に残留不純物を低減する必要があるが、かなりの高純度化が求められるため、高価となる。半絶縁性 SiC 基板は、GaN HEMT 用の基板として用いられている。SiC は高い絶

縁性とともに、熱伝導率が大きいので高周波 HEMT にとっては理想的な基板であり、高性能 GaN 高周波パワー-HEMT の基板の主流となっている。

かつて SiC ウエハの欠陥として問題視されていた欠陥に、c 軸方向に貫通する空芯コアを持つらせん転位、マイクロパイプがある。マイクロパイプを活性領域に含むデバイスは確実に不良品となるため、デバイスの歩留まりを左右する欠陥である。マイクロパイプの低減に多くの努力がなされ、今日では 4 インチウエハ内で数個程度にまで低減されており、問題ないレベルとなっている。マイクロパイプにはなっていない c 軸方向に伝播する貫通転位や c 面内を伝播する基底面内転位のデバイス特性への影響が現在詳しく調べられている。貫通転位については 1000 個/cm² 程度に低減されている。

改良レイリー法に代わる方法として、ガス原料を高温で反応させる高温化学気相成長法や、Si 融液に炭素を溶解させた融液から成長させる液相成長法の研究が進められている。前者は、改良レイリー法において SiC 粉末の昇華により供給していた原料を外部からガスとして連続的に供給することで長時間安定して成長（長尺のバルク結晶成長）を行うコンセプトであり、後者は、Si 融液に遷移金属などを添加することで炭素の溶解度を増大させ（純粋な Si 融液への炭素溶解度は非常に小さい）、バルク結晶成長に利用可能な高い成長レートを得ようとする試みである。これらの技術が成功すれば、大幅なコストダウンが期待できる。

バルク結晶の結晶性向上技術としては、c 軸とそれに直交する方位（[11-20]や[1-100]）の長軸成長を交互に繰り返し行うことで、c 軸方向、c 軸面内方向に伝播する欠陥を消失させる Repeated-a-Face-Growth (RAF) 法という方法が提案されており、貫通転位密度は数十個/cm² 程度まで低減されている。

SiC のエピタキシャル成長技術としては、化学気相成長 (CVD) 法、分子線エピタキシャル成長 (MBE) 法などが研究されてきた。分子線エピタキシャル成長では成長レートを上げることがむずかしく、また、成長温度が高く装置的にもむずかしい点もあり、現在の研究はほぼすべて CVD 法によるものである。

SiC 特有のポリタイプ現象のため、アチソン法や改良レイリー法で作製した単一ポリタイプの SiC 基板を用いたとしても CVD 成長時に異種ポリタイプの混入が生じてしまうという困難があったが、基板にオフをつけステップフロー成長させることで、基板のポリタイプを完全に引き継がせるステップ制御エピタキシのコンセプトが提示されて以降、劇的にホモエピタキシャル技術が進展した。窒素のドーピングにより n 型、ボロンやアルミニウムのドーピングにより p 型が制御性良く作製できる。最も高純度なエピ層として、化合物半導体としては突出した低い残留ドナー密度である $3\sim 5 \times 10^{12} \text{ cm}^{-3}$ が報告されている。また、高耐压パワーデバイスでは厚膜エピ層の成長が必要であるが、ホットウォール CVD による高速エピ技術が開発されており、デバイス应用到十分な品質を維持したまま 100 $\mu\text{m/h}$ 程度まで成長レートを増大させることができる。

Si 基板上に 3C-SiC を CVD で成長することも可能である。大きな格子不整合に起因して積層欠陥などが多数含まれるが、成長前の Si 基板の周期溝加工などによる積層欠陥低減法が提案されている。SiC を半導体材料としてではなく、機械的部品の構造材料として使用する MEMS 用途であれば、3C-SiC は十分な品質であり、3C-SiC を用いた各種 MEMS デバイスが作製されている。